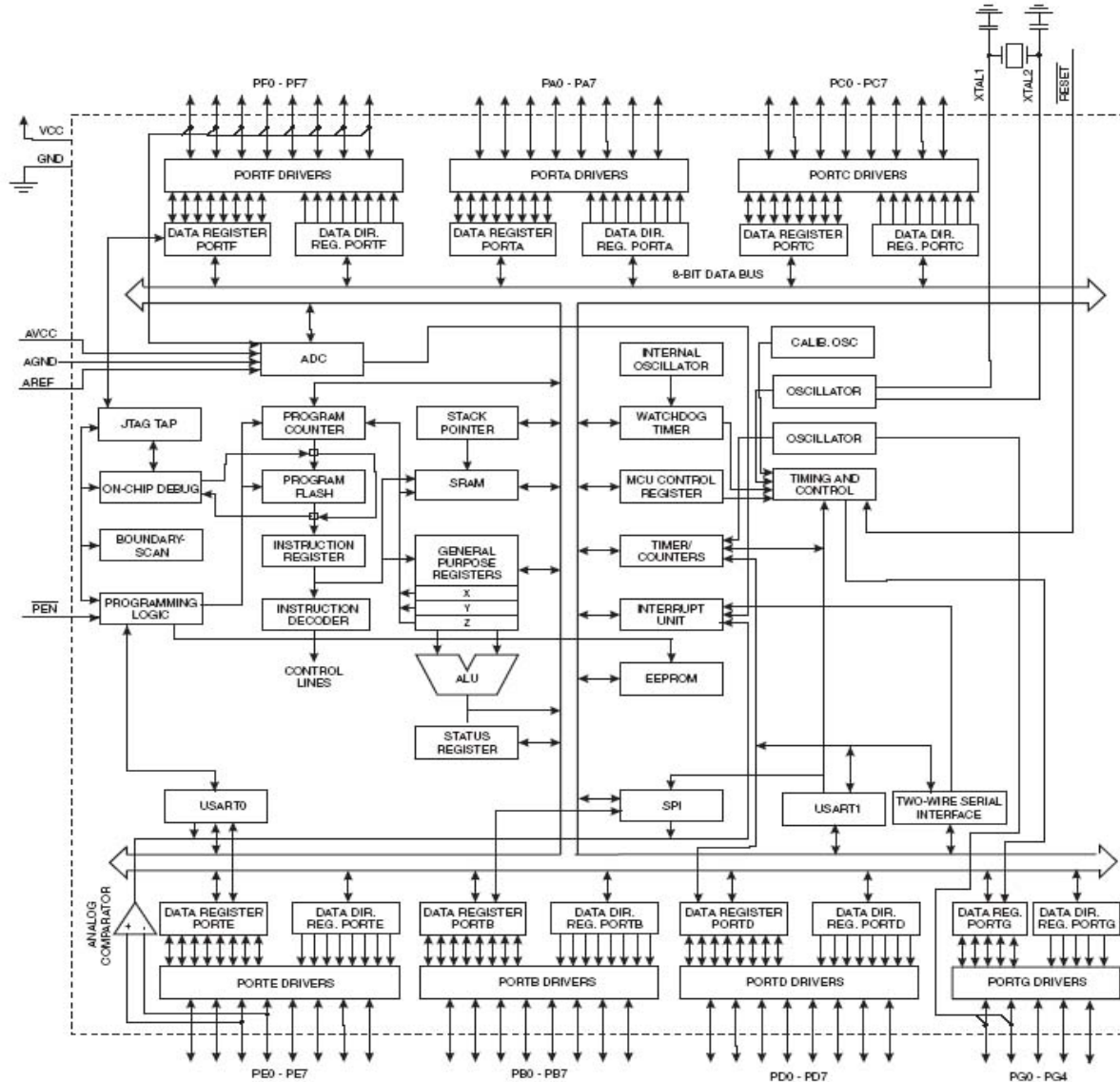
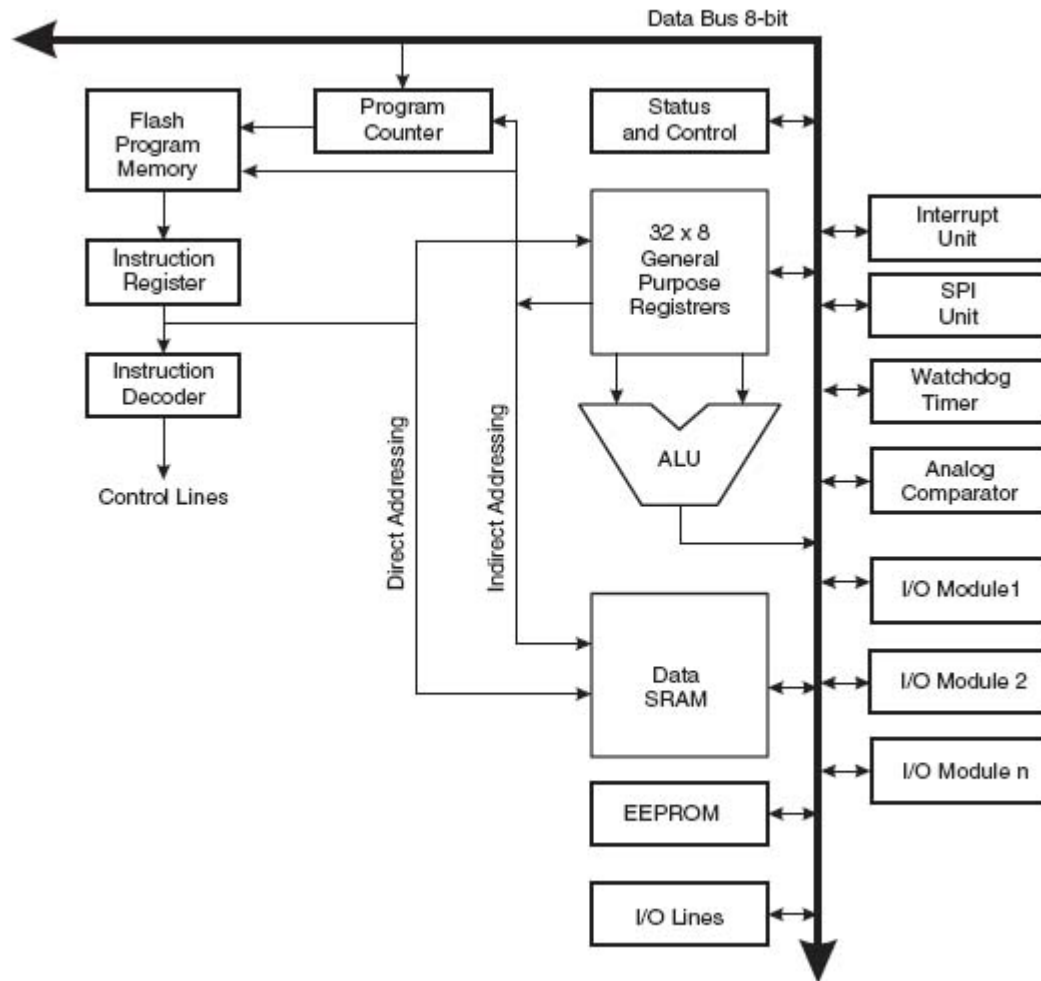


4. ATMEGA128 구조와 기능

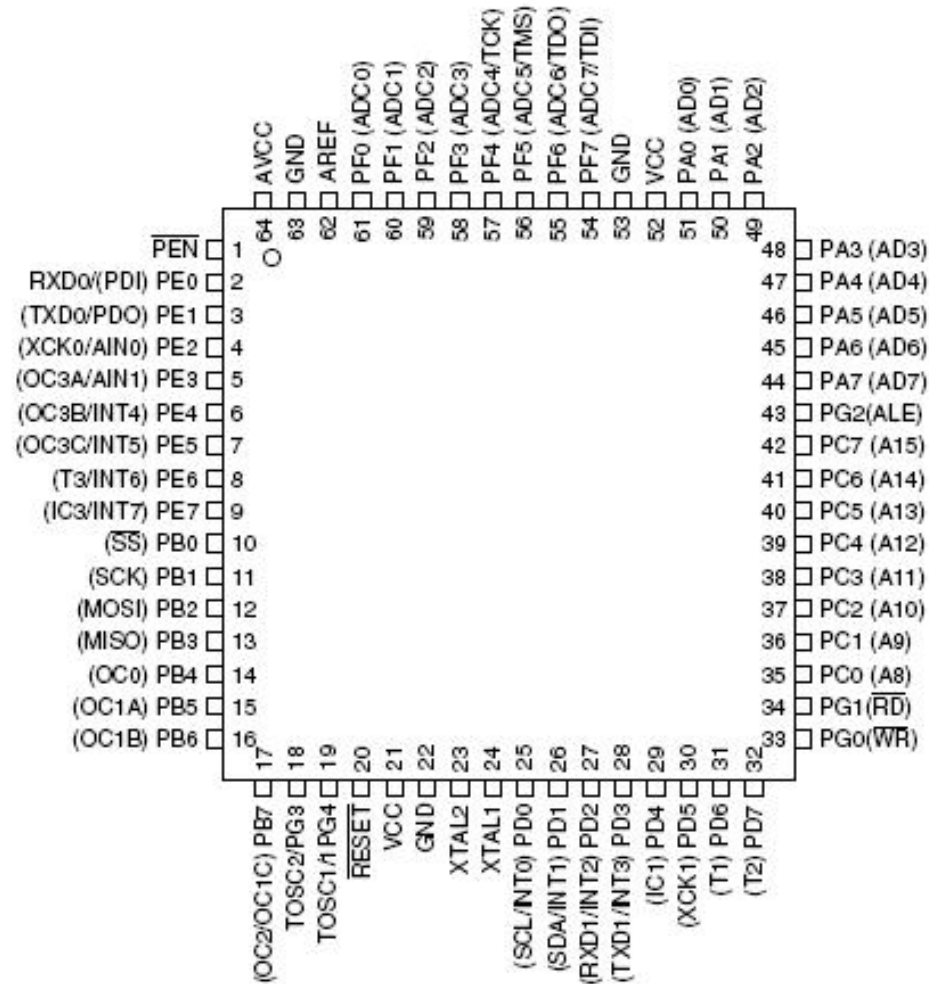
ATMEGA128의 내부 구조



ATMEGA128의 코어



ATMEGA128의 외부구조 및 기능



ATMEGA128의 특징 1

- ◎ 고성능이면서 저소비 전력형의 8비트 마이컴
- ◎ RISC구조로 16MHz에서 16MIPS의 명령처리 속도
- ◎ 133종의 명령 세트 (대부분 1클럭 사이클에 실행)
- ◎ 32개의 8비트 범용 레지스터
- ◎ 128KB의 프로그램용 사용자 플래시 메모리
- ◎ 4KB의 데이터 저장용 EEPROM
- ◎ 4KB의 SRAM
- ◎ 64KB의 외부 메모리 인터페이스
- ◎ 디버그 기능을 수행하기 위하여 JTAG 인터페이스
- ◎ 다양한 클럭 지원(내부RC, 외부 클럭, 외부RC 클럭, 외부 OSC 클럭)

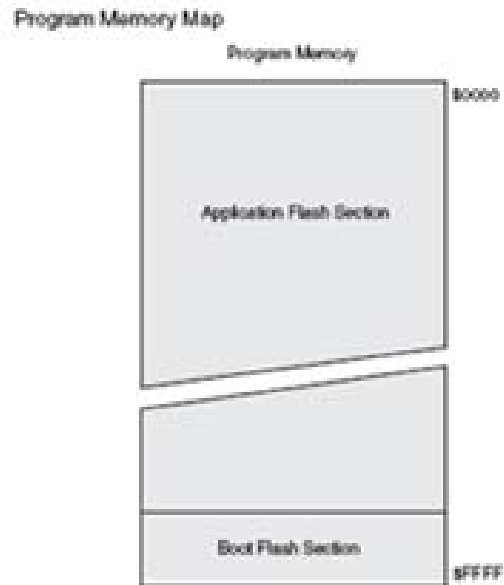
ATMEGA128의 특징 2

- 총 53개의 I/O포트(PORTA~PORTG)
- 2개의 8비트 타이머/카운터(0,2), 2개의 16비트 타이머/카운터(1,3)
- 2개의 8비트 PWM 출력, 6개의 2~16비트 PWM 출력
- 8채널 10비트 A/D컨버터
- 2개의 전이 중 통신이 가능한 USART 직렬통신 포트
- SPI 및 TWI(I2C) 직렬통신 포트
- 아날로그 비교기
- 리셋 벡터와 8개의 외부 인터럽트를 포함하여 총 35개의 인터럽트 벡터
- 슬립 모드로서 6개의 파워 절약 모드
- ATMEGA103 호환 모드
- 64핀 TQFP 또는 64핀 MLF 패키지
- 동작전원 및 시스템 클럭
 - ATMEGA128L (2.7~5.5V, 0~8MHz)
 - ATMEGA128 (4.5~5.5V, 0~16MHz)

ATMEGA128의 메모리구조 1

① 프로그램 메모리(In-System Reprogrammable Flash Program Memory)

- ▶ 내부 128KB의 플래시 메모리(64K*16의 용량).
- ▶ Boot Flash Section과 Application Flash Section.



- ▶ 플래시 메모리에 프로그램을 기입하는 방법에는 SPI방식, JTAG을 사용한 방법, 병렬 프로그래밍 방법.

ATMEGA128의 메모리구조 2

② 데이터 메모리(Data Memory)

▶ I/O 레지스터

ATMEGA128에 내장된 각종 I/O 디바이스들을 제어하기 위한 레지스터 (총 64개, 0x0020~0x005F)

▶ 확장 I/O 레지스터

기존의 AVR 모델들에 비하여 ATMEGA128에 새로 추가된 각종 I/O 디바이스들을 제어하기 위한 레지스터

(총 160개, 0x0060~0x00FF)

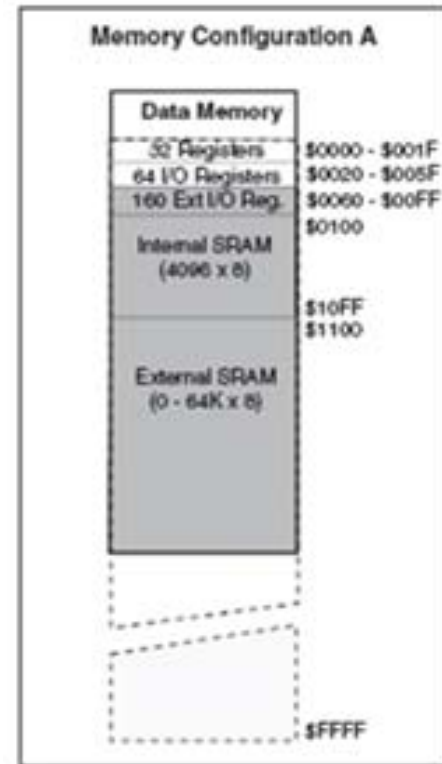
▶ 내부 SRAM

0x0100~0x10FF번지의 4KB 내부 데이터 메모리
(2클럭 사이클의 액세스 타임)

▶ 외부 데이터 메모리

0x1100~0xFFFF 번지의 약 60KB의 외부 데이터 메모리 (사용자가 필요에 의하여 사용하거나 I/O확장 영역으로 사용)

▶ 4KB의 비휘발성 데이터 메모리인 EEPROM



ATMEGA128의 퓨즈 비트

☞ MCU의 기본적인 시스템 설정용으로 사용되며 모두 3바이트로 구성

◎ Extended Fuse Byte

M103C ⁽¹⁾	1	ATmega103 compatibility mode	0 (programmed)
WDTON ⁽²⁾	0	Watchdog Timer always on	1 (unprogrammed)

◎ Fuse High Byte

Fuse High Byte	Bit No.	Description	Default Value
OCDEN ⁽⁴⁾	7	Enable OCD	1 (unprogrammed, OCD disabled)
JTAGEN ⁽⁵⁾	6	Enable JTAG	0 (programmed, JTAG enabled)
SPIEN ⁽¹⁾	5	Enable Serial Program and Data Downloading	0 (programmed, SPI prog. enabled)
CHOPT ⁽²⁾	4	Oscillator options	1 (unprogrammed)
EESAVE	3	EEPROM memory is preserved through the Chip Erase	1 (unprogrammed, EEPROM not preserved)
BOOTSZ1	2	Select Boot Size (see Table 112 for details)	0 (programmed) ⁽²⁾
BOOTSZ0	1	Select Boot Size (see Table 112 for details)	0 (programmed) ⁽²⁾
BOOTSZ0	0	Select Reset Vector	1 (unprogrammed)

◎ Fuse Low Byte

Fuse Low Byte	Bit No.	Description	Default Value
BODLEVEL	7	Brown out detector trigger level	1 (unprogrammed)
BODEN	6	Brown out detector enable	1 (unprogrammed, BOD disabled)
SUT1	5	Select start-up time	1 (unprogrammed) ⁽¹⁾
SUT0	4	Select start-up time	0 (programmed) ⁽¹⁾
CKSEL3	3	Select Clock source	0 (programmed) ⁽²⁾
CKSEL2	2	Select Clock source	0 (programmed) ⁽²⁾
CKSEL1	1	Select Clock source	0 (programmed) ⁽²⁾
CKSEL0	0	Select Clock source	1 (unprogrammed) ⁽²⁾

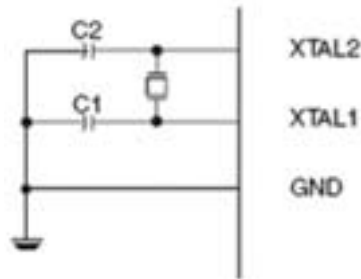
ATMEGA128의 클럭 1

☞ ATMEGA128에서 사용할 수 있는 클럭 소스는 모두 5가지가 있는데, CKSEL3~0로 설정

클럭 소스	CKSEL3~0
External Crystal/Ceramic Resonator	1111~1010
External Low-frequency Crystal	1001
External RC Oscillator	1000~0101
Calibrated Internal RC Oscillator	0100~0001
External Clock	0000

① External Crystal/Ceramic Resonator

외부에 크리스탈 또는 세라믹 레조네이터를 사용하는 경우 XTAL1 입력단자 및 XTAL2 출력단자에 접속(1111~1010)



**CKOPT - '0'이면 발진회로의 출력전압이 커짐, 노이즈가 심한 환경이나 XTAL2단자가 또 다른 회로를 구동할 때 '1'이면 발진회로의 출력전압이 작아짐, 소비전력이 감소

**SUT1~0 : 기동시간(Start-Up Time)을 설정

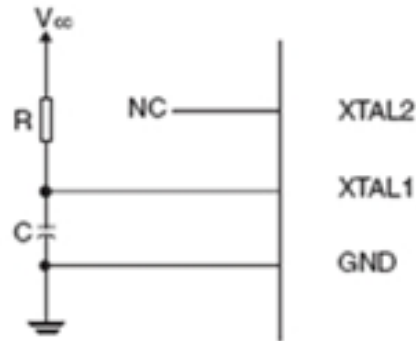
ATMEGA128의 클럭 2

② External Low-frequency Crystal (1001)

외부에 32.768kHz의 낮은 주파수 크리스탈을 사용하는 경우

③ External RC Oscillator(1000~0101)

정밀한 타이밍이 요구되지 않는 용도로 외부에 RC 소자를 접속한 발진회로를 사용 $f = 1/(3RC)$
단, C는 22pF 이상



CKSEL3~0	Frequency Range (MHz)
1000	8.0 - 12.0
0111	3.0 - 8.0
0110	0.9 - 3.0
0101	0.1 - 0.9

ATMEGA128의 클럭 3

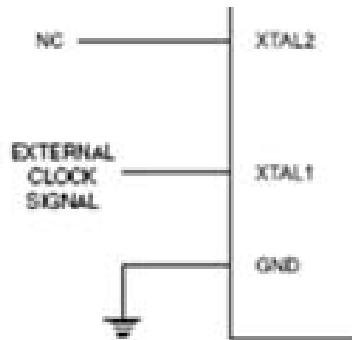
④ Calibrated Internal RC Oscillator(0100~0001) 공장 출하시 내부클럭 1MHz로 설정되어 있음

CKSEL3~0	Frequency Range (MHz)
0100	8.0
0011	4.0
0010	2.0
0001	1.0

** OSCCAL 레지스터를 사용하여 클럭 주파수를 정확하게 조정함

⑤ External Clock(0000)

외부 다른 보드(8051보드,PIC보드)등의 클럭을 가져와 XTAL1단자에 연결
단, 이때는 두 보드간 GND단자는 연결하며 XTAL2는 사용하지 않음

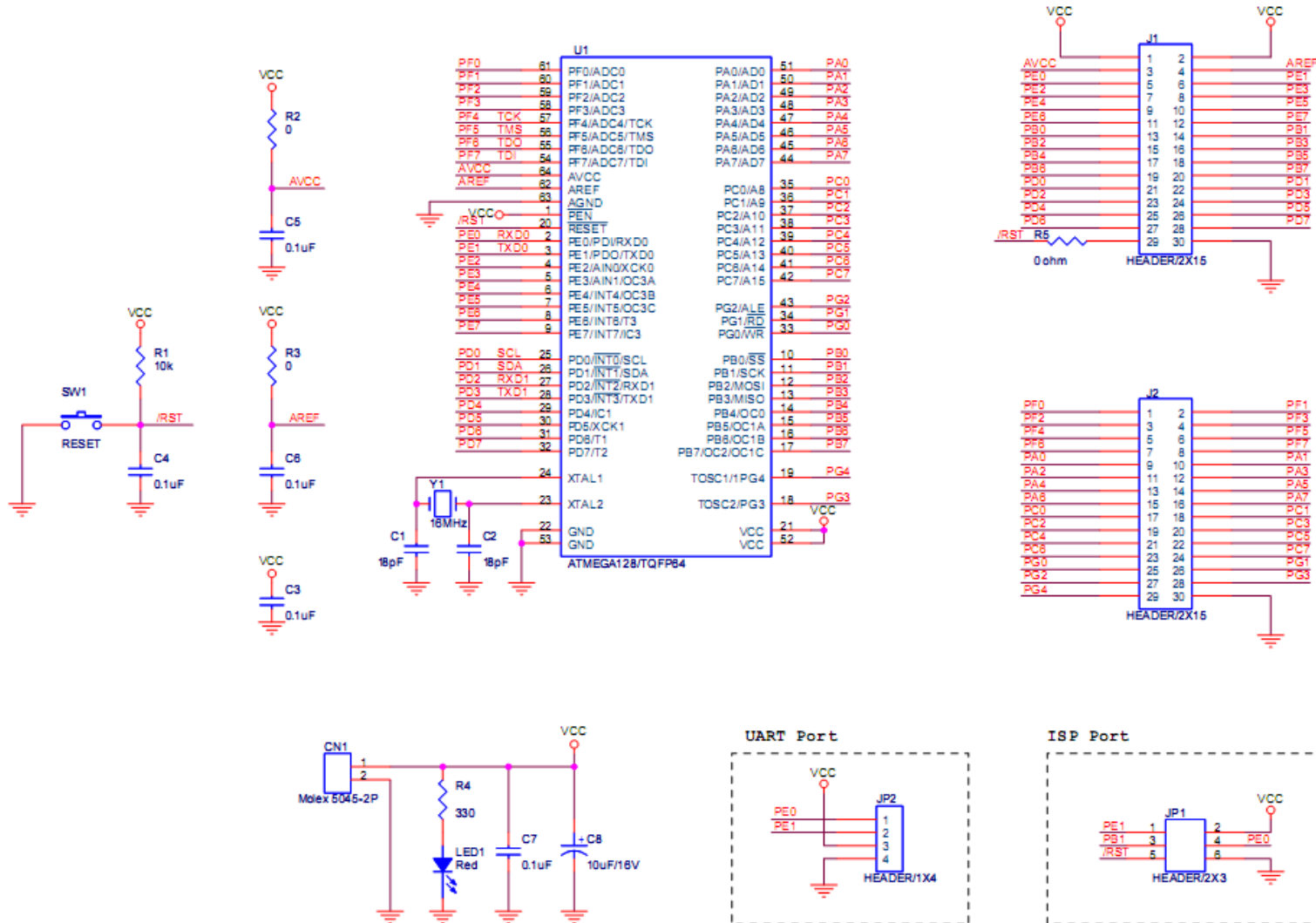


ATMEGA128의 시스템 리셋

☞ ATMEGA128의 리셋 소스는 5가지가 있음

- ① **Power-on Reset**
전원전압 VCC가 Power-on Reset Threshold(V_{POT}) 이하일 때 MCU가 리셋
- ② **External Reset**
/RESET 핀에 지정된 최소폭(1.5 us) 이상의 L레벨 펄스가 입력되어 MCU가 리셋
- ③ **Watchdog Reset**
워치독 타이머에서 지정된 주기 이상이 경과되어 워치독 기능이 동작함으로써 MCU가 리셋
- ④ **Brown-out Reset**
전원전압 VCC가 지정된 시간(2us) 이상동안 Brown-out Reset Threshold(V_{BOT}) 이하로 떨어져 Brown-out Detector가 동작함으로써 MCU가 리셋
- ⑤ **JTAG AVR Reset**
JTAG 시스템에서 리셋 레지스터에 논리값 1을 저장시키고 이에 관련된 하드웨어가 동작함으로써 MCU가 리셋

ATMEGA128 보드의 기본회로



ATMEGA128 보드의 확장회로

